

BY EXPRESS MAIL NO. EL387309184US

Attorney Docket No. KOIK-P9784

MENU

SEARCH

INDEX

1/1



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 06301522

(43)Date of publication of application: 28.10.1994

(51)Int.Cl.

G06F 9/06
G06F 9/45

(21)Application number: 05083229

(71)Applicant:

SONY CORP

(22)Date of filing: 09.04.1993

(72)Inventor:

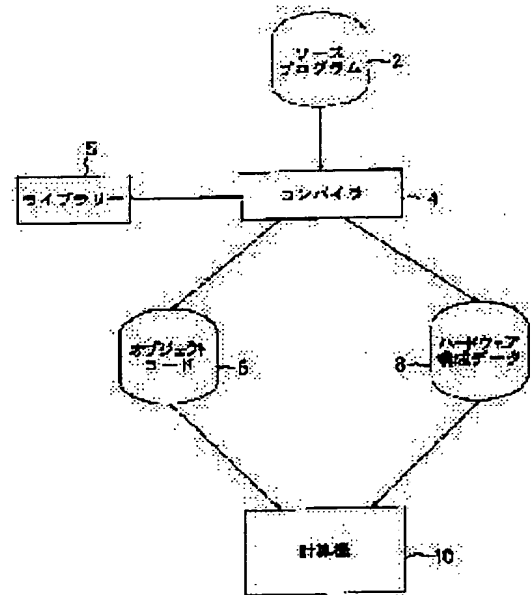
YASUDA HIROYUKI

(54) COMPUTER SYSTEM CONSTITUTING METHOD

(57)Abstract:

PURPOSE: To provide the computer system constituting method by which a program can be processed at a high speed and simply in accordance with its characteristic.

CONSTITUTION: A source program 2 generated by a user is analyzed by a compiler 4, while referring to information from a library 5, and an object code 6 and hardware constitution data 8 are generated automatically. Subsequently, based on the hardware constitution data, a hardware constitution of a computer 10 is prescribed, and by the prescribed computer 10, the processing based on the object code is executed.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of
rejection]
[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

[MENU](#)

[SEARCH](#)

[INDEX](#)

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-301522

(43)公開日 平成6年(1994)10月28日

(51)Int.Cl.⁵

G 0 6 F 9/06
9/45

識別記号

4 1 0 F

庁内整理番号

9367-5B

9292-5B

F I

G 0 6 F 9/ 44

3 2 0 A

技術表示箇所

審査請求 未請求 請求項の数5 O.L (全 7 頁)

(21)出願番号

特願平5-83229

(22)出願日

平成5年(1993)4月9日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 安田 弘幸

東京都品川区北品川6丁目7番35号 ソニー株式会社内

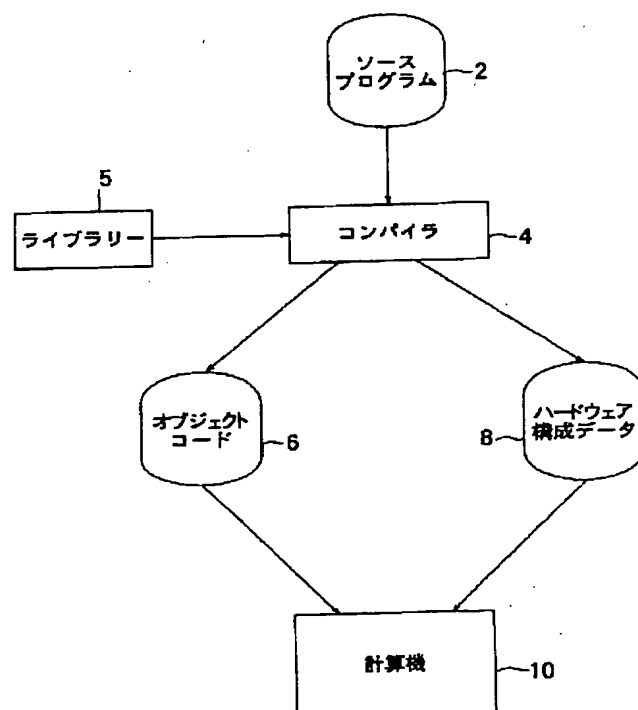
(74)代理人 弁理士 佐藤 隆久

(54)【発明の名称】 計算機システム構成方法

(57)【要約】

【目的】 プログラムをその特性に応じて、高速かつ簡便に処理することができる計算機システム構成方法を提供する。

【構成】 ユーザが作成したソースプログラム2がコンパイラ4によってライブラリー5からの情報を参照しながら解析され、オブジェクトコード6およびハードウェア構成データ8が自動的に作成される。そして、ハードウェア構成データに基づいて計算機10のハードウェア構成が規定され、該規定された計算機10によってオブジェクトコードに基づく処理が実行される。



【特許請求の範囲】

【請求項1】プログラムに応じた処理を、その一部または全ての構成を変更することができる処理装置で行う計算機システム構成方法であって、コンパイラを用いて前記プログラムを解析し、該解析結果に基づいて、前記処理装置の一部または全ての構成を規定するためのハードウェア構成用データを作成し、前記コンパイラを用いて前記解析結果に基づいて、前記処理装置で処理を行うプログラムを作成する計算機システム構成方法。

【請求項2】前記ハードウェア構成用データの作成は、前記解析結果に基づいて、プログラム内に高頻度に記載された処理を検出し、前記検出された処理を実行するのに適した構成に前記処理装置の一部または全てを規定することを示すハードウェア構成用データを作成して行う請求項1記載の計算機システム構成方法。

【請求項3】前記ハードウェア構成用データの作成は、前記解析結果に基づいて、前記プログラムに記載された処理のうち、前記処理装置の一部または全ての構成によってハードウェア的に処理する部分を抽出し、該抽出された部分について行い、前記処理装置で処理を行うプログラムの作成は、前記解析結果に基づいて、前記プログラムに記載された処理のうち、前記処理装置を用いてソフトウェア的に処理する部分を抽出し、該抽出された部分について行う請求項1または2記載の計算機システム構成方法。

【請求項4】前記処理装置で処理を行うプログラムの作成は、前記プログラムを、前記処理装置の構成に基づいて、プログラムの意味を変更しない範囲で、前記処理装置の構成に適するように作成して行う請求項3記載の計算機システム構成方法。

【請求項5】前記処理装置として、複数の基本的な論理回路を有し、それらの相互接続が目的に応じて可変であるFPGA (Field Programmable Gate Array) を用いる請求項1～5いずれか記載の計算機システム構成方法。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】本発明は、プログラムの処理方法に関するものであり、特に、プログラムを処理装置の処理言語に変換すると共に、プログラムの特性に応じて処理装置の構成自体をも変更し、変換されたプログラムを変更された処理装置を用いて処理する方法に関する。

【0002】

【従来の技術】図4は、従来の計算機システム構成方法を説明するための図である。図4に示すように、たとえば、高級言語で記載されたソースプログラム70は、ソフトウェアコンパイラ72によって、フロー解析などが行われ機械コードなどの計算機76が処理するオブジェクトコード74に変換される。そして、計算機76によって、オブジェクトコード74に基づく処理が行われ

る。

【0003】このとき、ソースプログラム70を高速に処理することができる計算機76の構成は、ソースプログラム70の内容と密接な関連がある。つまり、ソースプログラム70に記載される処理を高速に実行するためには、ソースプログラム70の記載される処理の実行に適した構成を有する計算機76を選択または製造することが必要である。計算機76の製造では、たとえば、ソースプログラム70の特性を考慮して作成したハードウェア情報78を用いて、ハードウェアコンパイラ80でハードウェアの構成を示すハードウェア構成データ82を作成し、このハードウェア構成データ82に基づいて計算機76のICなどを作成する。また、計算機76がFPGA (Field Programmable Gate Array) などのICを内蔵し、あるいは、計算機76がFPGAによって構成され、計算機76の構成が目的に応じて可変である場合には、ハードウェア情報78に基づいて、計算機76の構成を設定する。このFPGAは、チップ内に基本的な論理回路が配列され、ユーザがパソコンなどを用いて論理回路を電気的に配線して必要な回路を構成するICを作成することができるICである。このとき、上述したハードウェア情報の作成およびICの構成の設定などは、ユーザが行う。

【0004】

【発明が解決しようとする課題】しかし、上述したように、ユーザが、ソースプログラム70の内容を解析してハードウェア情報を作成し、また、計算機のICなどの構成を設定するのでは手間がかかり不便であり、ミスも生じやすい。また、ソフトウェアコンパイラ72におけるオブジェクトコードを作成する処理は計算機76の構成に応じて変わるため、ソースプログラム70の特性に応じた計算機76を製造または設定する度に、それに適したソフトウェアコンパイラ72も作成する必要がある不便である。

【0005】本発明は上述した従来技術の問題に鑑み、プログラムをその特性に応じて、高速かつ簡便に処理することができる計算機システム構成方法を提供することを目的とする。

【0006】

【課題を解決するための手段】上述した問題を解決し上述した目的を達成するために、本発明の計算機システム構成方法は、コンパイラを用いてプログラムを解析し、該解析結果に基づいて、処理装置の一部または全ての構成を規定するためのハードウェア構成用データを作成し、前記コンパイラを用いて前記解析結果に基づいて、前記処理装置で処理を行うプログラムを作成する。

【0007】また、本発明の計算機システム構成方法における前記ハードウェア構成用データの作成は、たとえば、前記解析結果に基づいて、プログラム内に高頻度に記載された処理を検出し、前記検出された処理を実行す

るのに適した構成に前記処理装置の一部または全てを規定することを示すハードウェア構成用データを作成して行う。

【0008】また、本発明の計算機システム構成方法における前記ハードウェア構成用データの作成は、たとえば、前記解析結果に基づいて、前記プログラムに記載された処理のうち、前記処理装置の一部または全ての構成によってハードウェア的に処理する部分を抽出し、該抽出された部分について行い、前記処理装置で処理を行うプログラムの作成は、前記解析結果に基づいて、前記プログラムに記載された処理のうち、前記処理装置を用いてソフトウェア的に処理する部分を抽出し、該抽出された部分について行う。

【0009】また、本発明の計算機システム構成方法における前記処理装置で処理を行うプログラムの作成は、たとえば、前記プログラムを、前記処理装置の構成に基づいて、プログラムの意味を変えない範囲で、前記処理装置の構成に適するように作成して行う。

【0010】さらに、本発明の計算機システム構成方法では、前記処理装置として、複数の基本的な論理回路を有し、それらの相互接続が目的に応じて可変であるFPGA(Field Programmable Gate Array)を用い、前記ハードウェア構成用データに基づいて、前記処理装置の構成を設定する。

【0011】

【作用】本発明の計算機システム構成方法では、コンパイラによって、プログラムが解析され、該解析結果に基づいて、処理装置の一部または全部の構成を規定するためのハードウェア構成用データが作成される。また、上記コンパイラによって、前記解析結果に基づいて、前記処理装置で処理されるプログラムが作成される。そして、処理装置の一部または全部の構成が前記ハードウェア構成用データに基づいて、設定される。そして、該変更された処理装置によって、前記作成されたプログラムが実行される。

【0012】

【実施例】図1は、本実施例の計算機システム構成方法を説明するための図である。図1に示すように、本実施例の計算機システム構成方法では、たとえば、ユーザが作成した高級言語などで記載されたソースプログラム2に基づいて、コンパイラ4がライブラリ5からの情報を用いて、オブジェクトコード6およびハードウェア構成データ8を作成する。そして、オブジェクトコード6およびハードウェア構成データ8が計算機10に出力される。

【0013】ハードウェア構成データ8は、たとえば、計算機10の構成のうち、変更可能な構成についての設定内容を示すデータである。また、オブジェクトコード6は、計算機10が処理可能な機械コードである。また、ライブラリ5には、コンパイラ4がオブジェクトコ

ード6およびハードウェア構成データ8を作成する際に参照する、たとえば、計算機10の固定部の構成に関する情報および可変部が構成することができる情報などが記憶されている。この情報は、たとえば、可変部で構成することができる、関数、スタック処理、ジャンプ処理、および、取り扱うデータの構造などの種類に関する情報である。

【0014】計算機10は、たとえば、図3に示すように、予め決定され変更することができない構成を有する固定部と、ハードウェア構成データ8の内容に応じて変更可能な構成を有する可変部とで構成される。主演算部102およびメモリ構成部106の構成は固定であり、演算部104、110およびメモリ接続部108の構成は可変である。可変部は、たとえば、ハードウェア構成データ8に基づいてチップ内に配列された基本的な論理回路が電氣的に配線され、ハードウェア構成データ8の内容に応じた回路が作成されるFPGAである。

【0015】コンパイラ4における処理について説明する。コンパイラ4は、予め作成されたプログラムであり、ソースプログラム2を入力し、以下に示す処理を行い、オブジェクトコード6およびハードウェア構成データ8を作成する。図2は、コンパイラ4の処理のフローチャート図である。

ステップS1：コンパイラ4は、処理を行うソースプログラム2を読み込む。

【0016】ステップS2：コンパイラ4は、ステップS1で読み込みを行ったソースプログラム2のフロー解析を行う。

【0017】ステップS3：コンパイラ4は、ステップS2におけるフロー解析の解析結果に基づいて、たとえば、ソースプログラム2に記載された各関数について呼び出し回数などを検出する。たとえば、図3のソースプログラム2では、関数funcAの呼び出し回数が100として検出される。

【0018】ステップS4：ステップS3で検出した各関数の呼び出し回数などに基づいて、たとえば、呼び出し回数の多い関数をハードウェアで構成する関数として決定する。つまり、計算機10の可変部で構成する関数として決定する。たとえば、図3のソースプログラム2では、関数funcAが計算機10の可変部で構成する関数として決定される。

【0019】ステップS5：ソースプログラム2のうち、ハードウェアで構成する部分についてコンパイラ処理を行いハードウェア構成データ8を作成する。つまり、ステップS4で決定したハードウェアで構成する関数の処理に応じたハードウェア構成データを作成する。コンパイラ4は、ハードウェア構成データ8を計算機10に出力する。計算機10は、ハードウェア構成データ8に基づいて、可変部分の設定を行う。つまりステップS4で決定された関数の処理に対応したハードウェアの

構成を有するように可変部を設定する。

【0020】たとえば、図3のソースプログラム2では、関数funcAの処理（つまり、op1, op2, op3）に応じたハードウェア構成データ8が作成され、計算機10は、funcAの処理に対応したハードウェアの構成を有するように可変部を設定する。つまり、図3に示す計算機10の可変部に関数funcAの処理に対応する演算部104を作成する。

【0021】ステップS6：ソースプログラム2のうち、ソフトウェアで処理する部分についてコンパイラ処理を行いオブジェクトコード6を作成する。つまり、ソースプログラム2のうち、ステップS5でハードウェアで構成する部分以外の部分についてコンパイラ処理を行う。このコンパイラ処理では、たとえば、ソースプログラム2に記載された処理のうちステップS5において可変部の構成によりハードウェア的に実行すると決定された部分の実行位置に、所定の可変部で処理を行うことを示すコードを記載してオブジェクトコード6を作成する。

【0022】コンパイラ4は、オブジェクトコード6を計算機10に出力する。そして、計算機10は、予め構成された固定部と、ステップS5で設定した可変部とを用いて、オブジェクトコード6に応じた処理を実行する。このとき、ソースプログラム2の処理のうち、計算機10の可変部で構成した関数の処理は、この可変部でハードウェア的に実行され、通常、ソフトウェアで実行するように高速に実行することができる。たとえば、図3に示すソースプログラム2の処理のうち関数funcAの処理は、計算機10の可変部に構成された演算部104で実行される。

【0023】上述したように本実施例の計算機システム構成方法では、ハードウェア構成データ8は、プログラム処理を行う者によって解析され作成されるのではなく、予め作成されたコンパイラ4を用いて自動的に作成されるため、便利であり、また解析ミスもなくなり、ソースプログラム2に記載された処理を、その特性を反映した構成に設定された計算機10を用いて高速に実行することができる。また、本実施例の計算機システム構成方法では、頻繁に処理される関数などをハードウェア的に処理するため、プログラム全体の処理時間を短縮することができる。また、本実施例の計算機システム構成方法では、単一のコンパイラ4を用いて、オブジェクトコード6およびハードウェア構成データ8を作成するため、ハードウェア構成データ8の内容に応じてオブジェクトコード6を作成するソフトウェアコンパイラを新たに作成するなどの手間が省け便利である。さらに、本実施例の計算機システム構成方法によれば、例外処理を行う上で、ハードウェア処理とソフトウェア処理とのトレードオフを最適化した計算機システム構成を行うことができる。

【0024】本発明は、上述した実施例に限定されない。たとえば、ライブラリ5に記憶される情報の種類は、任意であり、計算機10の外部装置などに関する情報でもよい。また、図2に示すコンパイラ4におけるステップS6の処理は、たとえば、ステップS5で決定された計算機10の構成に考慮し、この構成を有効に使用することができるように、ソースプログラム2の意味を変更しない範囲で、ソースプログラム2のうちソフトウェアで処理する部分の実行順序を変えるなどしてオブジェクトコード6を作成してもよい。

【0025】また、上述した実施例では、ソースプログラム2に記載された処理のうち、頻繁に実行される関数をハードウェア的に実行する場合について説明したが、ソースプログラム2に記載に応じたスタック処理およびジャンプ処理などをハードウェア的に実行するようにしてもよい。また、上述した実施例では、計算機10の一部に可変構造を有した場合について説明したが、計算機10の全てが可変構造を有していてもよい。

【0026】

【発明の効果】本発明の計算機システム構成方法によれば、処理を行うプログラムの特性に適するように処理装置の構成を規定することができ、プログラムの処理を高速に行うことができる。また、本発明の計算機システム構成方法によれば、単一のコンパイラを用いて、ハードウェア構成用データおよび処理装置で処理するプログラムを作成するため、ハードウェア構成用データによって処理装置の構成が変化した場合でも新たに処理装置で処理するプログラムに変換するコンパイラを作成する必要がなく、便利である。また、本発明の計算機システム構成方法によれば、処理を行う者がプログラムを解析してハードウェア構成用データを作成するのではなく、コンパイラを用いて自動的に作成するため、便利であり、また、解析ミスも生じない。また、本発明の計算機システム構成方法によれば、単一のコンパイラを用いてハードウェア構成用データおよび処理プログラムを作成するため、ハードウェア構成用データの内容を反映させて高品質な処理プログラムの作成が可能であり、プログラムに応じた処理を高速に実行することができる。さらに、本発明の計算機システム構成方法によれば、例外処理を行う上で、ハードウェア処理とソフトウェア処理とのトレードオフを最適化した計算機システム構成を行うことができる。

【図面の簡単な説明】

【図1】本実施例の計算機システム構成方法を説明するための図である。

【図2】本実施例の計算機システム構成方法におけるコンパイラの処理のフローチャート図である。

【図3】本実施例の計算機システム構成方法を説明するための図である。

【図4】従来の計算機システム構成方法を説明するため

の図である。

【符号の説明】

2・・・ソースプログラム

4・・・コンパイラ

6, 74・・・オブジェクトコード

8, 82・・・ハードウェア構成データ

10, 76・・・計算機

72・・・ソフトウェアコンパイラ

80・・・ハードウェアコンパイラ

78・・・ハードウェア情報

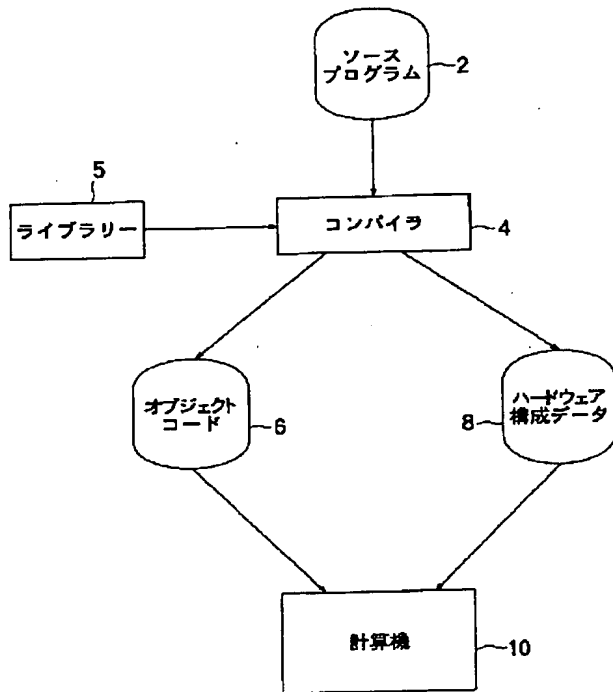
102・・・主演算部

104, 110・・・演算部

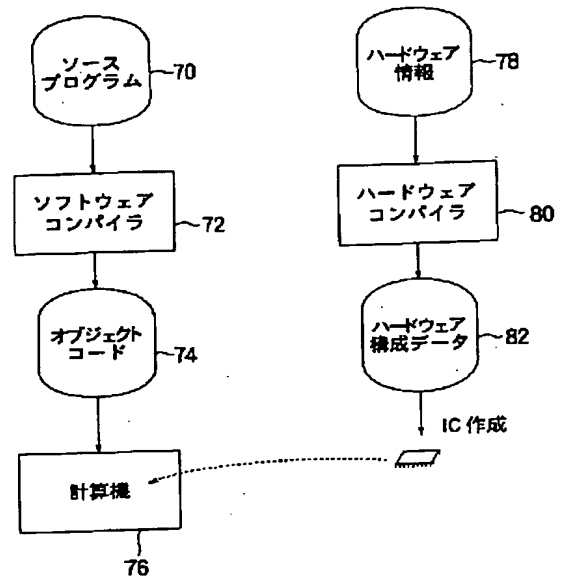
106・・・メモリ構成部

108・・・メモリ接続部

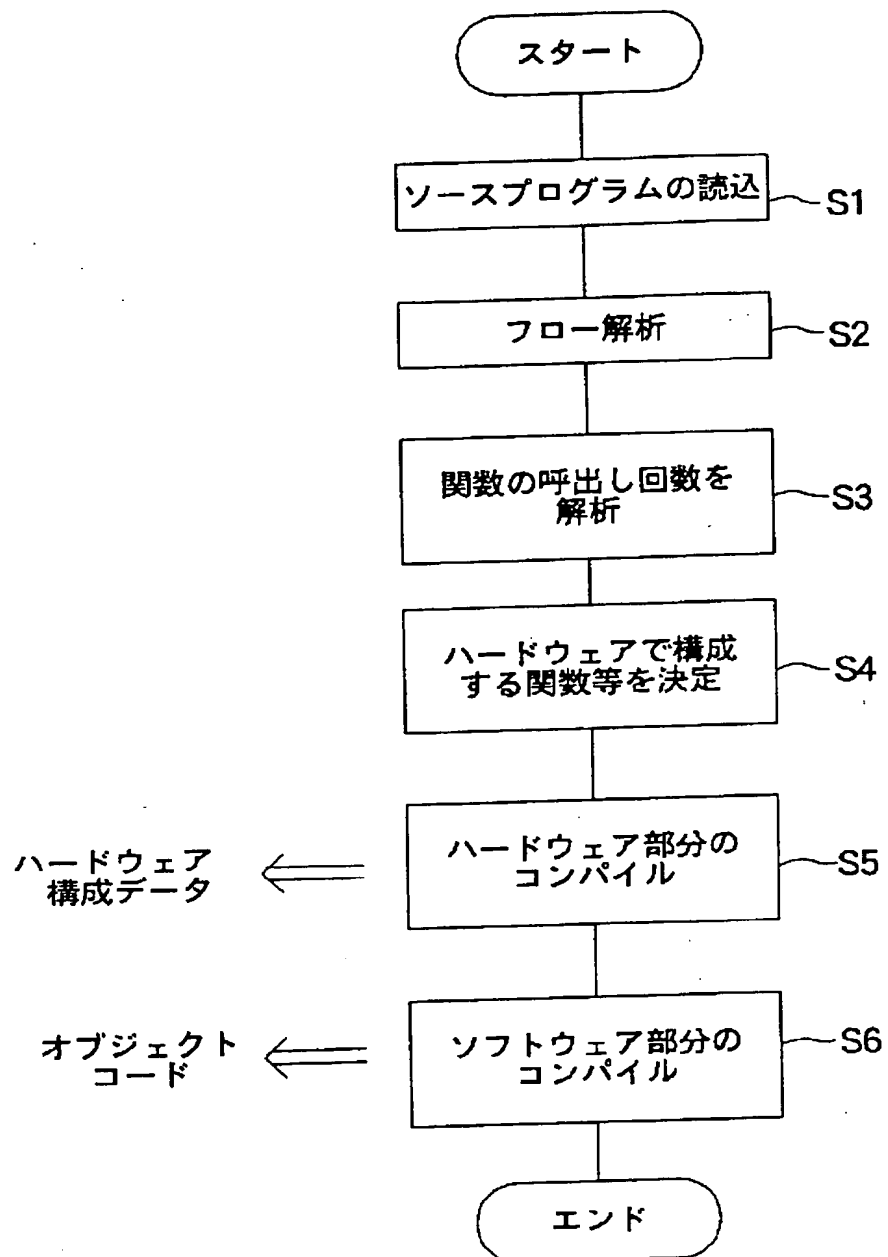
【図1】



【図4】



【図2】



【図3】

